

引脚定义

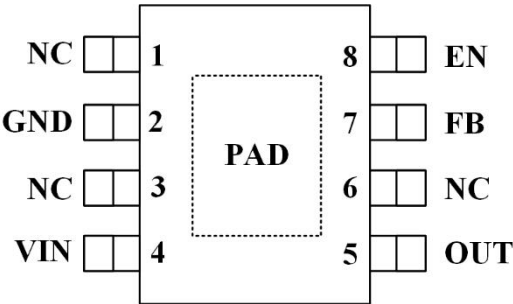


图 2 引脚定义图

表 1 引脚定义

引脚名称	引脚编号	引脚描述
NC	1,3,6	浮空
GND	2	芯片地
VIN	4	电源输入：接电容，靠近 IC 直接接地
OUT	5	输出端：接电容，靠近 IC 直接接地
FB	7	正常工作时需通过外部连接到 GND
EN	8	使能脚，接高时使能芯片，接低时芯片关断
PAD		芯片底部散热片，外部连接到 GND

最大额定值^[1]

V_{IN} (输入电压) -0.3V~60V

V_{EN} (输入电压) -0.3V~60V

V_{OUT} (输出电压) -0.3V~60V

V_{FB} -0.3V~7V

封装热阻^[2]

θ_{JA} 20~40°C/W

结温 -40°C~150°C

存储温度 -40°C~150°C

ESD^[3]

V_{ESD_HBM} -2000V~+2000V

V_{ESD_CDM} -1000V~+1000V

主要电气参数

($V_{IN} = 13.5V$, $T_A = 25^\circ C$, 除非另有说明, 这些值由测试设计或统计相关性保证)

参数	符号	测试条件	最小值	典型值	最大值	单位
输入电压	V_{IN}		4	13.5	60	V
输出电流限制	I_{out}			1000		mA
关断功耗	I_{SD}	$EN = 0V$		5		μA
静态电流	I_{q1}	$I_O = 0mA$		560	800	μA
静态电流	I_{q2}	$I_O = 5mA$		570	800	μA
静态电流	I_{q3}	$I_O = 400mA$		1.25	2	mA
压差	V_{dr}	$I_O = 300mA$		0.2	0.4	V
使能开启阈值	V_{EN}			0.85	1.6	V
导通时间	t_{on}	$V_{EN} = 5V$ to 90% I_D		12		μs
关断时间	t_{off}	$V_{EN} = 0V$ to 10% I_D		22		μs
导通速率	dV_{out}/dt_{on}	30% to 70% V_{OUT}		18		V/ μs
关断速率	dV_{out}/dt_{on}	70% to 30% V_{OUT}		0.65		V/ μs

[1]超过额定最大范围的应力条件可能对芯片造成永久性损坏, 在超过推荐工作条件外的应力条件下运行时, 芯片功能无法得到保障。长时间暴露在额定最大应力条件下可能会影响芯片的可靠性。

[2] θ_{JA} 是在两层 PCB 板上, $T_A = 25^\circ C$ 的自然对流条件下测量的。

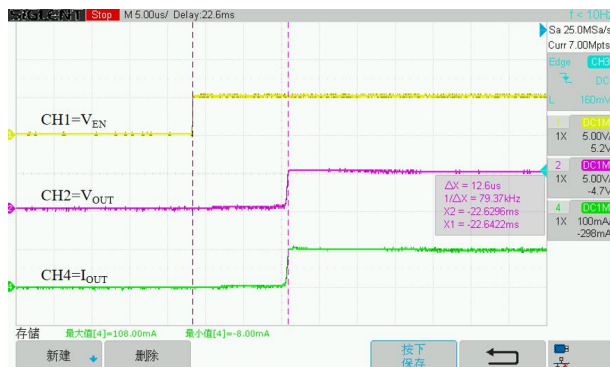
[3]ESD-HBM 依照 JESD22-A114 标准; ESD-CDM 依照 JESD22-C101E 标准。

典型特性

(典型应用电路, $T_A=25^{\circ}\text{C}$)

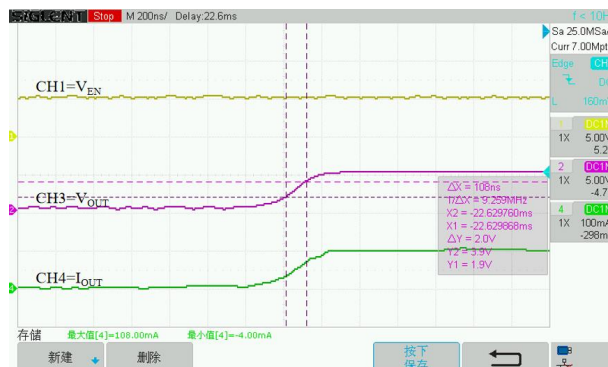
导通时间

$V_{EN}=5\text{V}$; $I_{OUT}=100\text{mA}$, $V_{EN}=5\text{V}$ to 90% I_D)



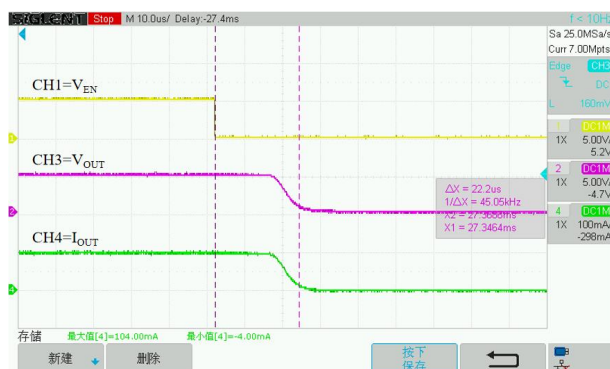
导通速率

($V_{EN}=5\text{V}$; $I_{OUT}=100\text{mA}$; 30% to 70% V_{OUT})



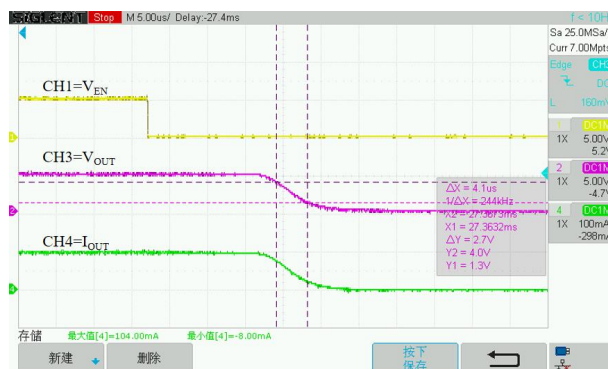
关断时间

$V_{EN}=5\text{V}$; $I_{OUT}=100\text{mA}$, $V_{EN}=0\text{V}$ to 10% I_D)



关断速率

($V_{EN}=5\text{V}$; $I_{OUT}=100\text{mA}$; 70% to 30% V_{OUT})



封装信息

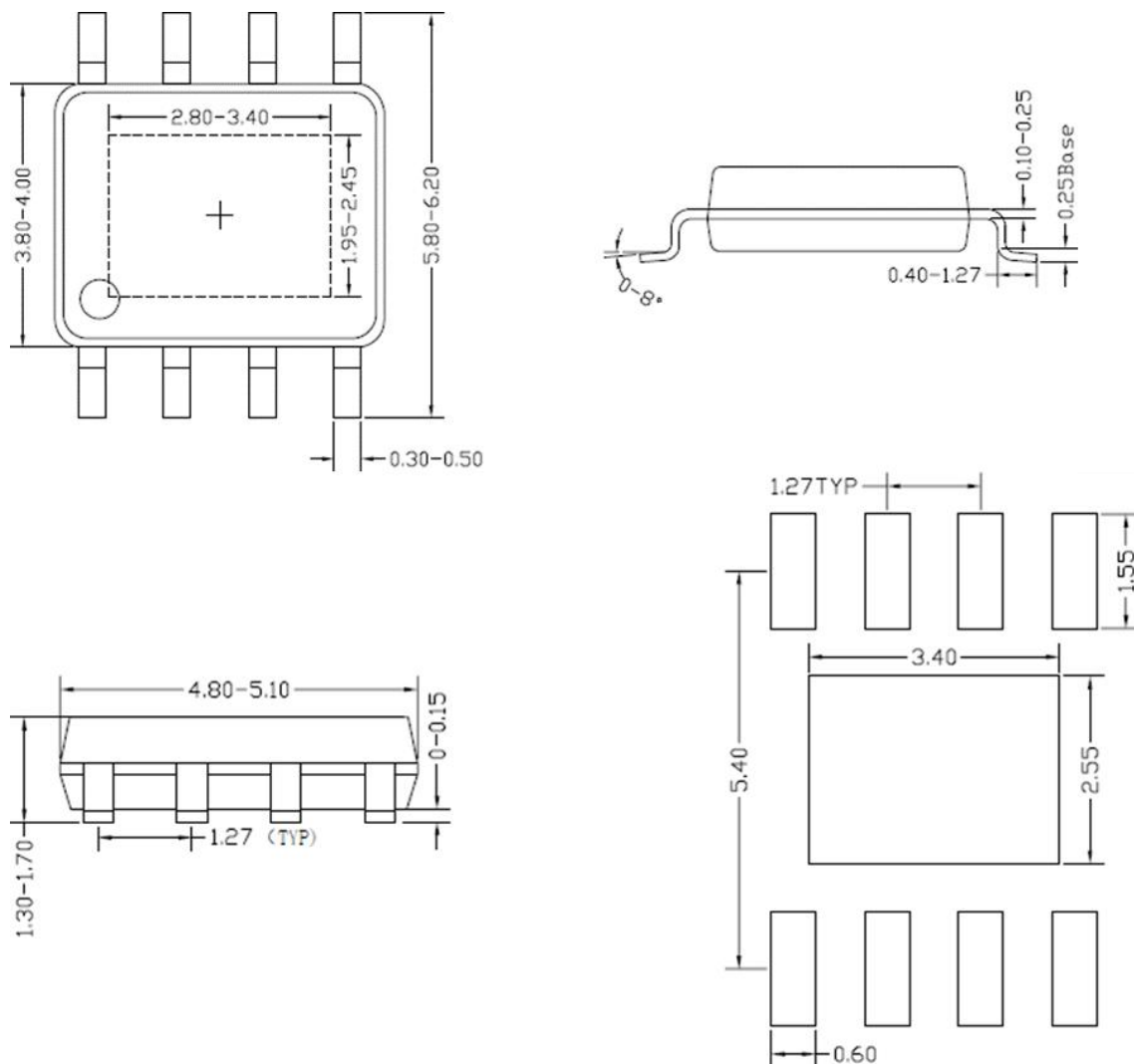


图 3 ESOP8 封装外形图

订购信息

型 号	封 装	最小包装
BSS6050H	ESOP8	4000pcs/Tape & Reel